

AVVISO DI MANIFESTAZIONE DI INTERESSE

Il Politecnico di Milano, nei prossimi mesi, intende bandire procedura ai sensi dell'art. 1, comma 2, lett. a) del DL 16 luglio 2020, n. 76, convertito in Legge 11 settembre 2020, n. 120 per la fornitura di un Sistema FPGA per il controllo e la sincronizzazione di dispositivi ottici/elettronici.

Gli operatori economici interessati ad essere presi in considerazione sono invitati a manifestare interesse.

1. AMMINISTRAZIONE AGGIUDICATRICE

Politecnico di Milano – Dipartimento di Elettronica, Informazione e Bioingegneria;

2. OGGETTO DELLA FORNITURA

Il Dipartimento di Elettronica, Informazione e Bioingegneria del Politecnico di Milano, nell'ambito del progetto POLIQI cofinanziato da Regione Lombardia (CUP D45F21000700002), prevede l'acquisizione di un Sistema FPGA per il controllo e la sincronizzazione di dispositivi ottici/elettronici da utilizzare nei 5 nodi QKD previsti dal progetto, ed inoltre l'implementazione del protocollo BB84 per ottenere la chiave.

3. REQUISITI MINIMI INDEROGABILI

Si precisa che eventuali proposte con requisiti e/o valori inferiori a quelli minimi stabiliti nel presente documento saranno causa di non partecipazione alla successiva valutazione.

Si definiscono "requisiti minimi" tutti quelli ritenuti inderogabili e necessari. Qualora tali requisiti non fossero disponibili o fossero proposte soluzioni al di sotto dei requisiti richiesti la candidatura non sarà presa in considerazione.

Nello specifico vengono di seguito riportate le quantità richieste con relativi requisiti minimi inderogabili e le caratteristiche del software di funzionamento.

- n.5 prototipi basati su FPGA con doppia funzionalità trasmettitore/ricevitore per un sistema completo di QKD con protocollo BB84, riconfigurabili via software con tempo di commutazione non superiore a 5 secondi (in seguito indicati come PROTOTIPI TX/RX).

- n.5 prototipi basati su FPGA per il controllo del sistema laser di generazione degli impulsi ottici, che siano in grado di generare impulsi elettrici di durata degli impulsi variabile tra 5 ns e 1 ms, con frequenza di ripetizione tra 1 kHz e 100 MHz (in seguito indicati come PROTOTIPI GEN).

Ogni PROTOTIPO (sia TX/RX sia GEN) conterrà:

- a. modulo SoM XILINX;

- b. FPGA high-end 250k FF con modulo DSP e memoria interna, CPU QuadCore 1.5 GHz (o superiore), Floating Point Unit (FPU), 16 GigaByte Flash, almeno 2 GigaByte RAM DDR per esecuzione runtime e dati di elaborazione, EEprom con 16 kbit, Flash QSPI 256 MByte;
- c. 2 convertitori analogici/digitali e 1 convertitore digitale/analogico con almeno 12 bit e frequenza di campionamento di almeno 1 MS/s;
- d. interfacce Gigabit ETH, USB HOST, SPI, GPIO;
- e. sorgenti di alimentazione e relativi switch di potenza;
- f. traslatori di livello ed adattatori delle varie fonti di alimentazione con bus di controllo (3.3 -> 5 V, 5 -> 3.3 V);
- g. Led/interfacce verso GPIO e parti esterne alla scheda.

Ogni PROTOTIPO TX/RX conterrà inoltre:

- a. clock interno tunabile fino a 200 MHz con errore non superiore a $\pm 0,05$ ppm e risoluzione non superiore a 5 ± 1 ns, jitter non superiore a 100 fs RMS, livello di rumore non superiore a -160 dBc/Hz;
 - b. possibilità di inserire clock esterno;
 - c. circuito di recupero del sincronismo.
- Programmabilità degli FPGA in modalità run-time, anche da remoto.
 - Diagnostica da remoto e protezione con recovery da failure in fase di aggiornamento, anche da remoto.

Caratteristiche del SOFTWARE:

- a. Sviluppo completo (compreso debug) di un programma da caricare su FPGA per la realizzazione del protocollo BB84 di QKD, comprendente sifting della chiave, riconciliazione dell'informazione mediante correzione degli errori ed infine privacy amplification, che porti alla determinazione della chiave e alla sua memorizzazione nei terminali;
- b. supporto multiOS (Linux embedded, RTOS, BareMetal);
- c. processing asimmetrico (possibilità di differenti codici/OS sui differenti core);
- d. esecuzione di operazioni algebriche e matriciali su numeri Floating Point (FP);
- e. implementazione di protocolli e full-stack TCP-IP;
- f. sistema di avvio multiplo (Multiple-Boot).

4. IMPORTO E DURATA

Il valore della fornitura non potrà essere superiore a € 95.000,00 iva esclusa.

L'importo è da considerarsi comprensivo di tutti gli oneri concernenti la fornitura (trasporto, imballo, scarico, montaggio, collaudo, spese di fatturazione, consegna al luogo indicato, ecc.)

Non sono previsti oneri per la sicurezza per rischi da interferenza.

5. CRITERIO DI AGGIUDICAZIONE

Gli operatori che abbiano manifestato interesse e rispondano ai requisiti sopra elencati saranno successivamente invitati a proporre una proposta tecnica ed un preventivo. La procedura sarà aggiudicata tramite affidamento diretto previo confronto dei progetti e preventivi ricevuti

6. SOGGETTI AMMESSI

Sono ammessi a partecipare alla presente manifestazione d'interesse gli Operatori Economici di cui all'art. 45 del D. Lgs 50/2016.

In caso di partecipazione alla gara di raggruppamenti temporanei o consorzi ordinari di operatori economici troverà applicazione quanto previsto dall'art. 48 del D.Lgs. 50/2016.

7. REQUISITI GENERALI E DI IDONEITA' PROFESSIONALE

- a. assenza dei motivi di esclusione di cui all'art. 80 del D.Lgs. 50/2016;
- b. requisiti di idoneità professionale di cui all'art. 83, comma 1 lett. a) del d.lgs. 50/2016: Iscrizione nel registro delle imprese della C.C.I.A.A. o nell'apposito registro se cooperativa, dalla quale risulti che l'impresa svolge attività nel settore della presente manifestazione d'interesse.

Per tali requisiti occorre compilare il DGUE e autocertificazione integrativa (come da modelli allegati).

8. MODALITÀ DI PRESENTAZIONE DELLA CANDIDATURA

I soggetti in grado di soddisfare i requisiti minimi inderogabili richiesti e che dispongono delle capacità tecnico professionali come delineate nel testo del contratto possono presentare la propria candidatura presentando:

1. DGUE;
2. Dichiarazioni integrative al DGUE;

La documentazione deve essere fornita esclusivamente in formato elettronico e potrà essere inviata tramite Posta Elettronica Certificata all'indirizzo pecdeib@cert.polimi.it.

Il messaggio deve avere per oggetto: **“Candidatura fornitura sistema FPGA”**.

Si ricorda che il servizio di PEC ha validità legale solo se entrambe le e-mail, quella da cui si invia e quella in cui si riceve il messaggio, sono e-mail di posta certificata. Eventuali messaggi spediti da caselle non certificate o con oggetto diverso da quanto sopra indicato NON saranno presi in considerazione.

Gli operatori economici interessati devono presentare candidatura allegando obbligatoriamente il DGUE e le dichiarazioni integrative.

La documentazione dovrà pervenire entro le ore 12:00 del giorno 13/06/2022

Eventuali documentazioni pervenute oltre tale termine non saranno prese in considerazione.

Gli operatori economici che intendono partecipare alla presente manifestazione di interesse sono invitati ad iscriversi sul portale SINTEL della Regione Lombardia poiché la gara verrà gestita da questa piattaforma. Le informazioni relative alle modalità di iscrizione sono reperibili sul sito: www.ariaspa.it/wps/portal/site/aria e tramite il Contact Center attivo dal lunedì al venerdì dalle 9.00 alle 18.00 al Numero Verde 800.116.738.

9. ULTERIORI INFORMAZIONI

Gli operatori economici che presenteranno candidatura potranno essere contattati dal RUP al fine di acquisire ulteriori informazioni sulle soluzioni tecniche di cui dispongono le strumentazioni in oggetto.

Il presente Avviso non costituisce proposta contrattuale e non vincola in alcun modo l’Ente.

L’Ente si riserva di interrompere in qualsiasi momento, per ragioni di sua esclusiva competenza, il procedimento avviato, senza che i soggetti richiedenti possano vantare alcuna pretesa.

L’Ente, a seguito delle domande pervenute e della relativa documentazione analizzata, si riserva di invitare alla successiva procedura negoziata, tutti gli operatori economici, rispondenti nei termini ed in possesso dei requisiti e dei criteri richiesti rispettivamente ai punti 3, 6 e 7 come dichiarati nella candidatura.

Gli operatori economici interessati sono invitati ad iscriversi alla piattaforma Sintel. Informazioni relative alle modalità di iscrizione sono reperibili sul sito:

- <http://www.polimi.it/impreseproponiti-come-fornitore>
- <https://www.ariaspa.it/wps/portal/site/aria>

e tramite il call center di ARIA al numero verde 800.116.738

Eventuali richieste di chiarimento possono essere indirizzate al RUP inviando mail all’indirizzo ufficioacquisti-deib@polimi.it

10. TRATTAMENTO DATI PERSONALI

I dati raccolti saranno trattati ai sensi del Regolamento Ue 2016/679 (GDPR), esclusivamente nell’ambito della presente procedura.

11. PUBBLICAZIONE AVVISO

Il presente avviso è pubblicato sul sito internet del Politecnico di Milano, nella sezione “Info per - Imprese – Partecipa ad una gara”.

Il RUP

Prof. Paolo Martelli

Firmata digitalmente ai sensi della normativa vigente